

**Sigle : INF1673 Gr. 01****Titre : Structure interne des ordinateurs****Session : Hiver 2026 Horaire et local****Professeur : Bennai, Mustapha**

## 1. Description du cours paraissant à l'annuaire :

### Objectifs

Au terme de ce cours, l'étudiant.e connaîtra les principes de base du fonctionnement d'un ordinateur, de l'organisation interne de ses différents composants, ainsi que la représentation de l'information et les différents niveaux de langages de programmation.

### Contenu

Représentation et manipulation de l'information (binaire, octale, hexadécimale). Encodage des données (entiers signés et non signés, booléens, flottants, caractères, pointeurs, etc.). Description des composants de l'ordinateur : processeur, mémoire, bus, périphériques. Principes généraux des microcontrôleurs : unité arithmétique et logique, registres, horloge, etc. Organisation et accès à la mémoire (pile, tas et leur adressage). Architectures parallèles. Introduction à la représentation et à l'exécution des programmes en langage machine et en assembleur (jeux d'instructions, sous-programmes, entrées-sorties). Ce cours comporte des séances obligatoires de travaux dirigés (TD).

### Descriptif – Annuaire

## 2. Objectifs spécifiques du cours :

Quelques objectifs spécifiques de ce cours que l'étudiant.e devrait être en mesure d'atteindre à la fin du cours :

1. Compréhension des principes de base du fonctionnement d'un ordinateur ;
2. Connaissance de l'organisation interne des composants d'un ordinateur ;
3. Compréhension de la représentation de l'information ;
4. Acquérir une compréhension globale de la représentation et de l'exécution des programmes en langage machine et en assembleur, englobant les jeux d'instructions, les sous-programmes, et les opérations d'entrées-sorties ;
5. Capacité à appliquer les connaissances acquises.

## 3. Stratégies pédagogiques :

L'approche pédagogique adoptée est résolument interactive et vise à impliquer l'étudiant·e dans la construction et l'appropriation des savoirs, en s'appuyant sur divers modèles d'enseignement : exposé interactif, apprentissage coopératif, discussions dirigées, exercices pratiques, etc.

### 1. Cours magistraux (45 h)

Le contenu du programme sera principalement présenté sous forme d'exposés magistraux totalisant 45 heures.

### 2. Séances en mode non présentiel (Zoom)

Trois (3) séances de cours seront dispensées à distance, par vidéoconférence Zoom, aux dates suivantes :

- **12 Février**
- **19 Mars**
- **09 Avril**

### 3. Travaux dirigés (TD)

Cinq (5) séances de TD se dérouleront en présentiel, sous la supervision de l'assistant·e à l'enseignement. Elles permettront d'appliquer de manière concrète les concepts abordés en cours.

- La chronologie détaillée des TD sera disponible sur le site Moodle du cours.
- La présence aux TD est obligatoire aux dates précisées dans la section « Plan détaillé du cours ». Tout retard de plus de 15 minutes sera considéré comme une absence.
- Les TD devront être remis au plus tard une (1) semaine après leur mise en ligne / leur émission.

### 4. Évaluations sommatives

Les examens de mi-session et l'examen final se tiendront en mode présentiel.

### 5. Ressources pédagogiques en ligne et forum

- Une page Moodle dédiée au cours rassemblera l'ensemble des ressources pédagogiques (diapositives, notes de cours, consignes des TD, documents complémentaires, etc.).
- Un forum de discussion, également accessible sur Moodle, permettra aux étudiant·e·s de poser des questions sur les contenus du cours, de solliciter des clarifications et d'échanger avec leurs pairs.

## 6. Interactions avec l'enseignant

- Les échanges entre le professeur et les étudiant·e·s auront lieu principalement en classe et via le forum de discussion sur Moodle.
- Toute interaction complémentaire (rencontre individuelle, question spécifique, suivi particulier) se fera sur prise de rendez-vous préalable.

## 4. Heures de disponibilité ou modalités pour rendez-vous :

Prendre rendez-vous : mustapha.bennai@uqo.ca

## 5. Plan détaillé du cours sur 15 semaines :

Semaine	Thèmes	Dates
1	<b>Chapitre 1 : Présentation générale</b> <ul style="list-style-type: none"> <li>• Bref historique, Ordinateur et informatique, Principaux éléments d'un ordinateur.</li> <li>• Valeurs et acteurs de référence, Utilisation des ordinateurs, Développement de logiciel.</li> <li>• Principes de fonctionnement</li> </ul>	15 janv. 2026
2	<b>Chapitre 2 : Représentation interne des informations</b> <p>Données non numériques</p> <ul style="list-style-type: none"> <li>• ASCII, BCD, Unicode, ISO/IEC 10646</li> </ul> <p>Données numériques</p> <ul style="list-style-type: none"> <li>• Entiers positifs ou nuls, Codages binaire, hexadécimal, octal, Arithmétique binaire et hexadécimale</li> </ul>	22 janv. 2026
3	<b>Chapitre 2 : Représentation interne des informations (suite)</b> <ul style="list-style-type: none"> <li>• Changement de base, Entiers négatifs, Addition, Soustraction, Multiplication binaire, Division binaire</li> </ul>	29 janv. 2026
4	<b>Chapitre 2 : Représentation interne des informations (suite)</b> <p>Nombres fractionnaires, La virgule flottante, Arithmétique en virgule flottante</p> <p><b>Groupe A : TD1 mardi 03 février 16h-18h</b>  <b>Groupe B : TD1 vendredi 06 février 13h-15h</b></p>	05 fév. 2026
5	<b>Chapitre 3 : Introduction aux Portes Logiques et Applications</b> <ul style="list-style-type: none"> <li>• Introduction aux Circuits Logiques et à la logique booléenne</li> <li>• Applications Pratiques dans les Microcontrôleurs</li> <li>• Manipulations de Bits</li> </ul> <p><b>MODE NON-PRÉSENTIEL</b></p>	12 fév. 2026
6	<b>Chapitre 4 : Unité centrale de traitement-CPU</b> <ul style="list-style-type: none"> <li>• Architecture, Unité de commande, Synchronisation des opérations</li> <li>• Séquenceur, Niveaux de programmation, Structure des instructions niveau machine</li> <li>• Jeu d'instructions</li> </ul> <p><b>Groupe A : TD2 mardi 24 février 16h-18h</b>  <b>Groupe B : TD2 vendredi 27 février 13h-15h</b></p>	19 fév. 2026

7	<b>Examen partiel</b>	26 fév. 2026
8	<b>Semaine d'études</b>	02-06 mars 2026
9	<p><b>Chapitre 4 : Unité centrale de traitement-CPU (suite)</b></p> <ul style="list-style-type: none"> <li>• Registres du CPU, Adressage des opérandes, Taille de l'adresse et taille de la mémoire</li> <li>• Unité arithmétique et logique (UAL)</li> </ul> <p><b>Groupe A : TD3 mardi 10 mars 16h-18h</b>  <b>Groupe B : TD3 vendredi 13 mars 13h-15h</b></p>	12 mars 2026
10	<p><b>Chapitre 4 : Unité centrale de traitement-CPU (suite)</b></p> <ul style="list-style-type: none"> <li>• Exemple interactif de fonctionnement de l'unité centrale</li> </ul> <p><b>MODE NON-PRÉSENTIEL</b></p>	19 mars 2026
11	<p><b>Chapitre 5 : Introduction à la mémoire centrale</b></p> <ul style="list-style-type: none"> <li>• Structure physique de la mémoire centrale et Mémoire cache</li> </ul> <p><b>Groupe A : TD4 mardi 24 mars 16h-18h</b>  <b>Groupe B : TD4 vendredi 27 mars 13h-15h</b></p>	26 mars 2026
12	<p><b>Chapitre 5 : Introduction à la mémoire centrale (suite)</b></p> <ul style="list-style-type: none"> <li>• Organisation et Accès à la Mémoire</li> <li>• Mémoire Tampon (Stack) et Tas (Heap)</li> </ul>	02 avril 2026
13	<p><b>Chapitre 6: Introduction aux BUS et leur fonctionnement</b></p> <ul style="list-style-type: none"> <li>• Définition, composants, classification</li> </ul> <p><b>MODE NON-PRÉSENTIEL</b></p> <p><b>Groupe A : TD5 mardi 7 avril 16h-18h</b>  <b>Groupe B : TD5 vendredi 10 avril 13h-15h</b></p>	9 avr. 2026
14	<p><b>Chapitre 7 : Introduction aux entrées/sorties dans les systèmes informatiques</b></p> <ul style="list-style-type: none"> <li>• Principes fondamentaux des E/S, Types d'E/S et leurs utilisations, Méthodes de gestion des E/S</li> </ul>	16 avr. 2026
15	<b>Examen final</b>	23 avr. 2026

## 6. Évaluation du cours :

- **Travaux Dirigés : 25 %**
- **Examen de mi-session : 30 %**
- **Examen final : 45 %**
- En cas de remise tardive d'un travail dirigé, une pénalité équivalant à 20 % de la note initiale, dudit travail, est appliquée pour chaque jour de retard.

## **7. Politiques départementales et institutionnelles :**

- Politique du département d'informatique et d'ingénierie relative à la tenue des examens
- Note sur le plagiat et sur la fraude
- Politique relative à la qualité de l'expression française écrite chez les étudiants et les étudiantes de premier cycle à l'UQO
- Absence aux examens : cadre de gestion, demande de reprise d'examen (formulaire)

Tolérance ZÉRO en matière de violence à caractère sexuel.

Le Bureau d'intervention et de prévention en matière de harcèlement (BIPH) a pour mission d'accueillir, soutenir et guider toute personne vivant une situation de harcèlement, de discrimination ou de violence à caractère sexuel. Le BIHP oriente ses actions afin de prévenir les violences à caractère sexuel pour que nous puissions étudier, travailler et s'épanouir dans un milieu sain et sécuritaire.

Vous vivez ou êtes une personne témoin d'une situation de violence à caractère sexuel ? Vous êtes une personne membre de la communauté étudiante ou une personne membre du personnel, autant à Gatineau qu'à Ripon et St-Jérôme, l'équipe du BIHP est là pour vous, sans jugement et en toute confidentialité.

Ensemble, participons à une culture de respect.

Pour de plus amples renseignements consultez UQO.ca/biph ou écrivez-nous au [Biph@uqo.ca](mailto:Biph@uqo.ca)

## **8. Principales références :**

- Notes de cours
- Architecture et technologie des ordinateurs 5<sup>e</sup> Édition, par P. Zanella, Y. Ligier et Emmanuel Lazard, Dunod informatique, 2013, ISBN : 978-2-10-059818-2
- Architecture de l'ordinateur, 5<sup>e</sup> édition, par Andrew Tanenbaum, Pearson Education, 2005, ISBN : 2-7440-7122-6

## **9. Page Web du cours :**

<https://moodle.uqo.ca>